

## العوامل المؤثرة في تحسين أداء المعالجات

د.م. جمال الياسين<sup>(1)</sup> و د.م. وسيم السمارة<sup>(2)</sup>

### الملخص

يعد المعالج المكون الأساسي في نظام الحاسوب، وبالتالي فإن دراسة التقنيات التي تعمل على تحسين أداء المعالج يساهم في تكوين فكرة عن فعالية هذه التقنيات، وأي تقنية تملك الأثر الأكبر في تحسين أداء المعالج، ومنها تحسين أداء النظام الحاسوبي كونه. نظراً إلى تعدد التقنيات المطبقة التي تهدف إلى تحسين أداء المعالج قدر الإمكان، قمنا ببحثنا هذا سعياً للوصول إلى التقنية الأكثر فاعلية التي أثرت تأثيراً كبيراً في أداء المعالج، فضلاً عن معرفة نقاط القوة والضعف عند الشركات المصنعة للمعالجات والتركيز على مسألة الحصول على أفضل معالج بأقل استطاعة مع سعر مقبول. هدفنا من خلال بحثنا هذا إلى إيجاد التقنية الأكثر فعالية في أداء المعالج، وذلك من خلال دراسة أهم التقنيات التي عملت على تحسين عمل هذا المعالج ومقارنتها.

**الكلمات المفتاحية:** التنبؤ بالتفرغ، سرعة الناقل، المعالجات الانبوبية، المعالجات الشعاعية، المعالجات الفائقة، النظم متعددة المعالجات، تعدد النوى، المعالج ثنائي النواة، المعالج رباعي النواة، المعالج ثنائي النواة، المعالج رباعي النواة، المعالج سدادي النواة، المعالج ثنائي النواة.

(1) أستاذ مساعد - قسم هندسة الحواسيب والأتمتة - كلية الهندسة الميكانيكية والكهربائية - جامعة دمشق.

(2) مدرس - قسم هندسة الحواسيب والأتمتة - كلية الهندسة الميكانيكية والكهربائية - جامعة دمشق.

## Affecting factors of improveprocessors performance

Dr. Eng. Jamal Al Yasin<sup>(1)</sup> and Dr. Eng. Wasim Al Samara<sup>(2)</sup>

### Abstract

The processor is core component in the computer system, so the study of techniques that improve processor performance contributes to form an idea of the effectiveness of these techniques and which of then has the greatest impact in improving processor performance, thus, improving the performance of the computer system as a whole.

Given the multiplicity of techniques applied, which aim to improve processor performance as much as possible, we have begun this effort to gain access to the most effective technique, which greatly influenced the processor performance, in addition to knowledge of the strengths and weaknesses of manufacturers of processors, and focus on the issue of gaining a better processor with the least energy consumption and an acceptable price.

We aim in our search to find the most efficient techniques on processor performance technique, through a study and comparison of the most important that worked on the improvement of the work of this processor.

**Key Words:** Branch prediction, bus speed, pipeline processors, vector processors, superscalar processors, multiple processors system, multicores, dual-core, qual core hexa core octa core.

---

<sup>(1)</sup> Assistant Professor –Department of Computer& Automation Engineering - Faculty of Mechanical & Electrical Engineering Damascus University.

<sup>(2)</sup> Lecturer –Department of Computer& Automation Engineering - Faculty of Mechanical & Electrical Engineering Damascus University

**المقدمة:**

اللوحة الأم نفسها (Mother Board) فيما يسمى تعدد المعالجات (Multiprocessors)، ثم بإضافة Intel الى تقنية الخيوط "المسالك" الفائقة جداً (Hyper Threading: HT) وحتى ظهور المعالجات ثنائية النواة، والمعالجات رباعية النوى [6].

مما سبق وجدنا أن الشركات قامت ولا تزال تقوم ببحوث من أجل أمثلة عمل المعالج، وبحثنا هذا قام على دراسة أهم العوامل التي تؤثر في تحسين أداء المعالج، وذلك على المستوى المادي والبرمجي، فضلاً عن بيان أهمية المعالجة على التوازي والدور الكبير التي تؤديه في تحسين أداء المعالج، وتعرّف على المعالجات متعددة النوى لكل من شركتي Intel و AMD، ودراسة أهم التقنيات التي قدمتها Intel و AMD على معالجاتها متعددة النوى.

فمنا في هذا البحث أيضاً بتعرّف أهم العوامل المؤثرة في سرعة عمل المعالج بشكل أساسي. والتحدث بشكل مفصل عن تردد الساعة، والدور الذي تؤديه في معالجة كميات كبيرة من التعليمات في كل نبضة، فضلاً عن ذاكرة كاش التي كان لها دور بارز في تحسين أداء المعالج، وأيضاً أثر الناقل العام وغيرها من الأمور التي تعدّ الحجر الأساس في زيادة سرعة المعالجات.

## - التحسينات على المستوى البرمجي (Software):

### 1- التنبؤ بالتفرع Branch Prediction:

يبحث المعالج في البرمجيات ويتنبأ بالتعليمات التي قد تعالج لاحقاً، فإذا أحسن المعالج التنبؤ في معظم الأحيان، فإنه سيطلب التعليمات المناسبة جلياً مسبقاً ويخزنها داخلياً للحفاظ على انشغال المعالج. إن الإستراتيجية المتبعة في

يعدّ المعالج المكون الأساسي والأهم في أي نظام حاسوبي، ومن ثمّ الحصول على أفضل أداء وزيادة كمية المعلومات التي تعالج والتي كانت مطلب مصممي المعالجات.

والمكاسب الحقيقية في السرعة في السنوات الأخيرة نتجت عن تنظيم الحاسوب، ويشمل ذلك الاستعمال الكبير للتوازي، وتقنيات التنفيذ المتوازي، واستخدام تقنيات التنفيذ التخميني، مما أدى إلى ظهور محاولات لتنفيذ التعليمات المستقبلية التي يحتاج إليها [1]. وقد صممت هذه التقنيات جميعها للحفاظ على المعالج مشغولاً أطول مدة زمنية ممكنة.

تطلب الانتقال من تقنية 16-bit إلى 32-bit مدة تزيد على 10 سنوات، ثم قاد هذا التطور إلى الانتقال إلى تقنية 64-bit، لكن هذا كلّه لم يلب متطلبات عصر السرعة وتعدّد المهام وخاصة فيما يتعلق بالمخدمات (servers) ومحطات العمل (workstations) [1].

رأت الشركات المصنعة للحواسيب مثل (IBM، Intel، Sun) أنّ تعدد المعالجات على رقاقة واحدة بدلاً من المعالج الأحادي يعطي أداءً أكبر، وهذه الرؤية كانت عبارة عن نقطة تحول تاريخية في مجال صناعة الحواسيب، وأصبح الاتجاه من الاعتماد على التوازي على مستوى التعليمات Instruction-Level Parallelism (ILP) إلى الاعتماد على التوازي على مستوى المسالك Thread-Level Parallelism (TLP) والتوازي على مستوى البيانات Data-Level Parallelism (DLP)، ومن ثمّ ابتكرت تقنيات بدأت بإضافة معالجات أخرى إلى

رفعت كل من Intel و AMD سرعة الساعة في معالجاتهم في مدة قصيرة من الوقت ثم وجدوا تباطؤ منحى زيادة الأداء. انتقلت AMD من معالج "Thunderbird" بتردد ساعة 1GHz إلى معالج Athlon64 FX53 القوي بأقل من أربع سنوات، وهو من عائلة معالجات K6 بتردد ساعة نحو 4.5GHz.

بعض الطاقة تحوّل إلى حرارة، فإن الساعات ذي الترددات العليا ينتج عنها حرارة أكبر ومن ثمّ يمكن أن تسبب تلف الترانزستورات نتيجة الحرارة الزائدة، وهذا ما حدّ من زيادة ترددات الساعة للمعالج لتستقر عند 4.8 GHz. هذه القيود جعلت الباحثين يفكرون بطرائق أخرى لتحسين أداء المعالج، فزيادة التعليمات المنفذة في كل دورة ساعة مثل تطبيق تقنية Pipelining، والتنفيذ خارج الترتيب out-of-order التي تحاول استغلال التوازي على مستوى التعليمات في البرامج، كلها تقنيات تكون مفيدة لتنفيذ أكبر قدر ممكن من التعليمات خلال دورة ساعة واحدة [3].

## 2- سرعة الناقل (Bus Speed):

لم تعد زيادة سرعة الناقل محض اهتمام المطورين، فقد وصلوا إلى حدود سرعة لم يعد باستطاعتهم تجاوزها، فحسب نظرية العالم أينشتاين، فإنّه لا يمكن لهذه الزيادة أن تكون غير محدودة بسبب اصطدامها بسرعة الضوء وبالحدود الفيزيائية للعناصر الإلكترونية.

## 3- ذاكرة كاش (Cache Memory):

ذاكرة كاش هي ذاكرة صغيرة تشبه الذاكرة العشوائية إلا أنّها أسرع وأصغر منها، وتتميز بأنّها لها عدة مستويات انطلاقاً من داخل المعالج إلى الناقل الواصل بينه وبين الذاكرة العشوائية (RAM) ثم اللوحة الأم.

نشأت الحاجة إلى هذه الذاكرة كون المعالج يقوم بقراءة البيانات والتعليمات وكتابتها من الذاكرة الرئيسية واليها بشكل متكرر، ولكن المشكلة أن الذاكرة العشوائية تُعدّ

المعالجات المعاصرة لا تنتبأ بالتفرع التالي فحسب، بل بعدة تفرعات قادمة أيضاً. وهكذا يزيد التنبؤ بالتفرع كمية العمل المطلوب تنفيذه من المعالج [2].

## 2- تحليل انسياب المعطيات Data Flow Analysis:

يحلل المعالج التعليمات التي تعتمد في عملها على نتائج تعليمات أو معطيات أخرى، فينشئ جدولاً أمثلياً بالتعليمات حتى تتفدّ عندما تكون جاهزة، بغض النظر عن ترتيبها في البرنامج الأصلي، وهكذا يمنع التأخير غير الضروري [4].

## 3- التنفيذ التخميني Speculative Execution:

باستعمال التنبؤ بالتفرع وتحليل انسياب المعطيات، تتفدّ بعض المعالجات التعليمات تنفيذاً تخمينياً قبل ظهورها الفعلي في تنفيذ البرنامج، وتحفظ النتائج في مواقع مؤقتة. ويمكن ذلك المعالج من الحفاظ على مشغولية وحدات التنفيذ الخاصة به قدر الإمكان، إذ تقوم بتنفيذ التعليمات التي قد يحتاج إليها المعالج. فقد أصبحت هذه التقنيات وغيرها من التقنيات المتقدمة الأخرى ضرورية جداً لتحسين أداء المعالج [3].

## - التحسينات على المستوى المادي (Hardware):

### 1- سرعة الساعة أو التردد: (Speed of Clock or Frequency):

تسريع الساعة يعني معالجة عمليات أكثر في كل ثانية، وهذا ما يطلق عليه بمضاعفة الساعة، الأمر الذي يضاعف كمية المعلومات التي تعالج في كل نبضة. إلا أنّ التطور قد وصل إلى حدود بدأ عندها ظهور بعض المشكلات، ممّا يجعل من الصعب الاعتماد فقط على مضاعفة سرعة تردد ساعة المعالج، لأنّ ذلك يؤدي إلى تجاوز الحدود الحرارية للمعالج.

نفسها، أما ذاكرة الكاش الموضوعه داخل المعالج فإنها تملك عادة سرعة المعالج نفسه [4].

بشكل عام يزيد مضاعفة ذاكرة الكاش الأداء إلى حد كبير، لكن هذا مكلف جداً من الناحية المادية، والمكونات اللازمة، والمساحة المخصصة لباقي العناصر، لذلك فهناك دراسات عدّة للتوفيق بين زيادة أداء الحاسوب مقابل السعة المثالية لذاكرة كاش، وكيفية إدارة ذلك واستثماره على مستويات عدّة .

- تقنيات التوازي لتحسين أداء المعالج:

تكلمنا في هذا الجزء عن فوائد تعدد المعالجات فضلاً عن أنواع أنظمة المعالجة المتوازية.

هناك مستويات عدّة للمعالجة المتوازية وهي كما يأتي:

#### 1- التوازي على مستوى البرامج (Programs Level):

وفيها ينفذ عدد من البرامج المستقلة عن بعضها بعضاً في الوقت نفسه، وتستخدم مبادئ تعددية البرامج والمشاركة الزمنية وتعددية المعالجة من أجل تحقيق التوازي.

إحدى الطرائق المستخدمة في تعددية البرمجيات هي تقسيم زمن CPU إلى مجالات زمنية متساوية، بحيث تشغل CPU برامج مختلفة بشكل دوري خلال المجالات الزمنية المختلفة. [4]

#### 2- التوازي على مستوى الإجراءات (Procedures Level):

يتطلب هذا المستوى تقسيم البرنامج الواحد إلى عدة مهام تنفذ على التوازي، لكن تقسيم البرنامج على هذا النحو ليس بالأمر السهل نظراً إلى ترابط مهام البرنامج الواحد فيما بينها، وغالباً ما يعتمد تنفيذ مهمة ما على نتائج تنفيذ المهام الأخرى، وهذا يفرض علينا البحث عن علاقات التبعية، ومن ثم برمجة المهام غير المترابطة، أو المرتبطة جزئياً على التوازي.

بطيئة بالنسبة الى المعالج والتعامل معها مباشرة يخفض من الأداء، ومن ثمّ توضع هذه الذاكرة الصغيرة العشوائية، وتقوم هذه الذاكرة بتخزين المعلومات الأكثر طلباً والسريعة بمستويات متعددة بين المعالج والذاكرة من المعالج (Memory Size): مما يجعلها في متناول المعالج بسرعة حين طلبها [3][4]

#### 1.3- حجم ذاكرة كاش (Cache)

كانت المعالجات البدائية دون ذاكرة كاش مثل المعالج 386، أما المعالجات الأحدث فبدأ ظهور هذه الذاكرة. الذاكرات وبأكثر من واحدة ويسمى كل منها مستوى يوضح الشكل (1) بعض الخصائص لذاكرات كاش بثلاثة مستويات [4]:

الرمز	الأول	الثاني	الثالث
L1	L2	L3	
داخل المعالج	داخل المعالج أو على اللوحة الأم	على اللوحة الأم	الموقع
الأسرع	وسط	الأبطأ	السرعة
صغيرة	وسط	كبيرة	الحجم

#### الشكل (1) خصائص مستويات الذاكرة كاش

يتبين من الشكل السابق يتبين أنّ المستوى الأول للكاش سعتها أقل من المستوى الثاني، وهذا عائد إلى أنّ ذاكرة المستوى الأول غالبية الثمن بسبب سرعتها الكبيرة، فهي تقوم بإعطاء المعالج البيانات التي يطلبها دون تأخير إلى حد ما. كلما كانت ذاكرة كاش أكبر كان ذلك أفضل حتى لا يدخل المعالج في حالة انتظار، وتسهل له الحصول على البيانات التي يريدتها بأسرع وقت ممكن.

#### 2.3- سرعة ذاكرة كاش (Cache Memory Speed):

تعمل ذاكرات كاش على تردد ساعة ومن ثمّ كلما كان هذا التردد أسرع كان أفضل، والتردد حقيقةً يعتمد على موقع الكاش بالنسبة الى المعالج، فمثلاً عندما تكون ذاكرة الكاش على ناقل النظام يكون ترددها هو سرعة الناقل

يمكن تنفيذ 64 بليون تعليمة في الثانية الواحدة اذ كان بالإمكان إنجاز تعليمة في كل أنبوب توارد في دورة الساعة الواحدة، لكن عند وجود تعليمة في أنبوب التوارد تتطلب الحصول على بيانات من الذاكرة، فإن أنبوب التوارد سينتظر حتى يتم الوصول إلى هذه البيانات قبل أن يكمل تنفيذ هذه التعليمة، ومقدار التأخير يعتمد على مكان وجود البيانات التي يجب الوصول إليه، ففي حال كانت الذاكرة عالية السرعة فإن الانتظار سيكون لدورات ساعة قليلة، في حين إذا كانت البيانات غير موجودة في ذاكرة كاش وإنما في الذاكرة الرئيسية فإن الانتظار سيكون لمئات أو حتى آلاف من دورات الساعة. إن تقليل زمن الانتظار أو حتى التأخير هو من الاعتبارات المهمة عند تصميم المعالجات الأنبوبية [2][4][5].

### المعالجات الشعاعية (Vector Processors):

المعالجات الشعاعية متخصصة بالمعالجات الأنبوبية التي تؤدي عمليات فعّالة على الأشعة الكاملة والمصفوفات.

تزداد المعالجات الشعاعية بعمليات عالية المستوى تتعامل مع الأشعة (مصفوفات خطية)، اذ تكافئ التعليمة الشعاعية حلقة كاملة، ففي كل تكرار يتم حساب واحد من عناصر الشعاع الناتج وتحديث الفهارس، ومن ثم العودة إلى البداية [4].

تعدّ المعالجات الشعاعية أحد الحلول للصعوبات التي تواجهنا في المعالجات الأنبوبية، مثل زيادة حجم الأجزاء المادية لنحصل على سعة كافية للاحتفاظ بالتعليمات جميعها قيد التنفيذ، وزيادة عدد المنافذ لكل عنصر تجاوباً مع زيادة عرض التعليمة.... [5]

أهم المعالجات التي تعمل على هذا المستوى هي المعالجات الشعاعية [4].

### 3-التوازي على مستوى التعليمات ( Instructions Level):

يوجد العديد من التقنيات التي تعتمد مبدأ تنفيذ عدة تعليمات مستقلة فيما بينها على التوازي، ومن أشهر هذه التقنيات المعالجة السلمية الفائقة ( Superscalar Processors).

### 4- التوازي على مستوى التعليمة ( Instruction Level):

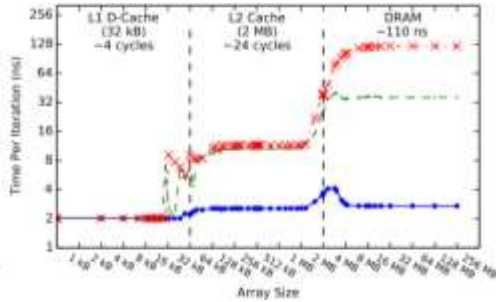
يعتمد مبدأ تقسيم التعليمة الواحدة إلى تعليمات جزئية متتالية، بحيث يمكن تنفيذ هذه التعليمات الجزئية في الوقت نفسه على معطيات مختلفة، وأشهرها تقنية المعالجة التدفقية (Pipeline Processors) [4].

### المعالجات الأنبوبية (Pipeline processors):

تقسّم في أنبوب خط التوارد مهمة معطاة إلى عدد من المهمات الجزئية تعالج على التسلسل وفق مراحل. اذ تنفذ كل مهمة جزئية (جزء من التعليمة) عن طريق وحدة وظيفية معطاة، تتصل الوحدات الوظيفية مع بعضها بعضاً وفق نمط تسلسلي، وكلها تعمل بشكل متزامن، وذلك بشكل مشابه لخط التجميع.

إن زيادة عدد التعليمات في دورة الساعة الواحدة تتطلب أن تكون البنى المادية متضمنة عدداً من أنابيب التوارد، بعض المعالجات الصغيرة مثل معالج Pentium 4 من intel يتضمن 8 أنابيب توارد، ومن ثمّ يمكن إكمال 8 تعليمات في دورة الساعة الواحدة. في بعض التصميمات وضع معالجان صغيران على شريحة واحدة، كما في المعالجات الصغيرة dual-core اذ كل نواة تتضمن 8 أنابيب توارد تعمل ضمن تردد ساعة 4GHZ، ومن ثمّ

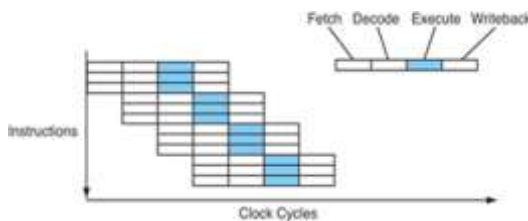
ويبين الشكل (4) مقارنة أداء وحدة الذاكرة الشعاعية بوحدة الذاكرة التقليدية، إذ تبين أن استجابة وحدة الذاكرة الشعاعية ثابتة تقريباً مع ازدياد حجم المصفوفة أما وحدة الذاكرة التقليدية فتحتاج إلى وقت أطول.



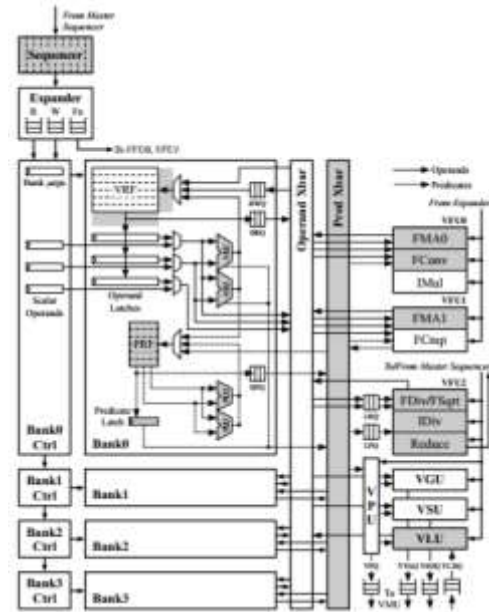
الشكل (4) مقارنة أداء وحدة الذاكرة الشعاعية بوحدة الذاكرة التقليدية

-المعالجات السلمية الفائقة ( Superscalar processors):

نتيجة للتقدم العلمي الذي تحقق في المدة الأخيرة، وزيادة الحاجة إلى القيام بعدد كبير من العمليات في وقت قصير كان لا بدّ من تطوير أداء المعالج، فتمّ الانتقال إلى استثمار أكبر للتوازي على مستوى التعليمة ( Instruction Level Parallelism: ILP) الذي عرف بالمعالجة السلمية الفائقة (Superscalar Processing)، و عملية المعالجة هذه تهدف إلى تنفيذ أكثر من تعليمة في الدورة الواحدة، مع مراعاة زيادة درجة الأنبوبية لوحدات التنفيذ للحصول على أعلى أداء ممكن. يبيّن الشكل (5) آلية عمل المعالجات السلمية الفائقة.

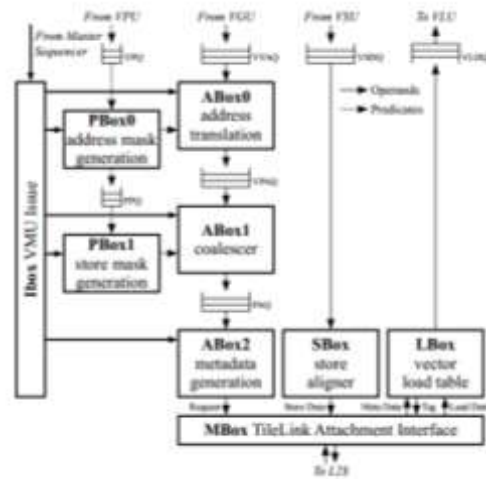


الشكل (5) آلية عمل المعالجة السلمية الفائقة



الشكل (2) وحدة التنفيذ الشعاعية

يوضّح الشكل (2) و (3) على التوالي وحدة التنفيذ الشعاعية، ووحدة الذاكرة الشعاعية، ونلاحظ الاختلاف فيها وجاهزيتها للتعامل مع المصفوفات والأشعة الكاملة [7]



الشكل (3) وحدة الذاكرة الشعاعية

استجابة الذاكرة باستخدام وحدة الذاكرة الشعاعية أسرع بكثير في العمليات على المصفوفات مقارنة بوحدة الذاكرة التقليدية [7].

و 512KB، أما سرعة الناقل الأمامي فتراوح بين 400 و 800MHZ.

يمكن تلخيص عمل المعالج 4 Pentium بالخطوات التالية:

- يجلب المعالج التعليمات من الذاكرة وفق ترتيبها في البرنامج الستاتيكي.

- تُترجم كل تعليمة إلى واحدة أو أكثر من تعليمات RISC ثابتة الطول التي تعرف بالعمليات الميكروية (micro-ops أو micro-operations).

- ينفذ المعالج العمليات الميكروية (micro-ops) بمعالجة أنبوبية سلمية فائقة، وبذلك يمكن أن تُنفذ هذه العمليات بترتيب مختلف.

- يضع المعالج نتائج العمليات الميكروية المنفذة في المسجلات وفق ترتيبها الأصلي ضمن البرنامج الستاتيكي.

- **النظم متعددة المعالجات (Multiple Processor Systems):**

أخذت البنية متعددة المعالجات الحصة الكبرى في الدراسات الأخيرة، إذ طوّرت تطوير هذه التقنية بوضع عدة معالجات على اللوحة الأم نفسها، كل معالج يوضع على مقبس خاص، ولكل معالج موارده الخاصة به والمستقلة عن المعالجات الأخرى [2][6].

إلا أنّ هذه التقنية لم تكن الحل الأمثل والمناسب للتسويق بسبب حاجتها إلى نظم مستقلة، ممّا يترتب عنه الأمور الآتية:

BIOS ومتحكم بالذاكرة معقدان، ونظام توصيلات معقد، وازدياد الحجم، وازدياد استهلاك الطاقة، ونظام تبريد معقد، وارتفاع الكلفة [4].

على الرغم من أنّ كثيرين عدّوا هذه التقنية امتداداً لبنية RISC، إلا أنّ طرائق المعالجة السلمية الفائقة طبقت على طيف واسع من المعالجات ذات مجموعات التعليمات المختلفة، ابتداءً من المعالج DEC Alpha الذي يُعدّ أحدث بنى RISC وصولاً إلى معالجات لا تعتمد على بنية RISC مثل Intel x86.

تعتمد طريقة المعالجة السلمية الفائقة (Superscalar) على تنفيذ عدة تعليمات على التوازي، ويشير مصطلح الموازة على مستوى التعليمة (ILP) إلى الدرجة التي يمكن بها لتعليمات برنامج ما أن تُنفذ على التوازي [2][4][5].

تتطلب عملية معالجة التعليمات على التوازي مراعاة الأمور الآتية:

1. تحديد علاقة الاعتماديات بين التعليمات.
2. تأمين المكونات المادية الملائمة لتنفيذ عدة عمليات على التفرع.
3. استراتيجيات لتحديد الوقت الذي تصبح فيه عملية ما جاهزة للتنفيذ.
4. تقنيات من أجل تمرير القيم من عملية إلى أخرى.

توجد تقنيات أيضاً تنفذ بعض التعليمات بترتيب مختلف عن ترتيبها في البرنامج (out-of-order)، أو تنفيذ التعليمات بشكل مسبق قد لا يحتاج إلى بعضها فيما بعد [5].

من أهم المعالجات التي تستخدم تقنية المعالجة السلمية الفائقة نذكر:

#### - المعالج 4 Pentium:

يعمل المعالج 4 Pentium بسرعة تراوح بين 1.3 و 3.73GHZ، مع ذاكرة كاش L2 بسعة 256



يجري تحقيق هذه التقنية بإضافة موارد تنفيذ إضافية في تصميم المعالج لدعم تنفيذ الأوامر المتعددة بالتوازي [4].

#### - الخيوط الفائقة جداً (Hyper Threading):

رأت Intel في تقنية تعدد المهام فرصة لتحسين استعمال موارد النظام، وذلك باستخدامهم تقنية تنفيذ مسلكين منفصلين بشكل متزامن على وحدة المعالجة نفسها (النواة)، وسميت هذه المعالجة المتزامنة بالخيوط الفائقة جداً. تقوم هذه الطريقة على جعل المعالج ينفذ عمليتين أو أكثر في الوقت نفسه، إذ يقدم المعالج المزود بتقنية HT نفسه لنظام التشغيل والتطبيقات على أنه معالجان افتراضيان، إلا أن هذه التقنية تبقى مشروطة في أن تكون التعليمات من أنواع مختلفة (الصحيحة والفاصلة العائمة) بسبب التشارك على موارد النظام [5].

طبقت هذه التقنية أول مرة على معالج Pentium 4 عام 2003، إذ شهد تحسناً بنسبة 30% في الأداء مقارنة بما سبقه من المعالجات، ويمكن حالياً تشغيل أكثر من برنامج في الوقت نفسه دون الحاجة للتبديل بين هذه البرامج.

من المفيد الذكر أنه مع أن تقنية HT حسنت من أداء المعالجات إلا أنها تبقى محدودة بالموارد المشتركة التي يمكن توفيرها لخطوط التنفيذ، مما يمنع اقتراب الطاقة الإنتاجية لهذه التقنية من المعالجات المنفصلة بسبب التنافس على الموارد المشتركة، يبين الشكل (6) وصفاً لآلية عمل هذه التقنية.

لهذه الأسباب وغيرها اقتصر انتشار هذه التقنية في الأنظمة التي تحتاج إلى معالجة فائقة وخصوصاً في مجال الزمن الحقيقي (Real Time).

حتى تستطيع عدة معالجات التفاهم والتنسيق فيما بينها، لابد من استخدام بروتوكول موحد، وتستخدم معالجات شركة إنتل بروتوكولاً يسمى APIC، فيما تستخدم معالجات شركة AMD بروتوكول Open-PIC. من الجدير ذكره أن معالجات الجيل السادس من Intel هي أفضل الحلول لتعدد المعالجات، إذ لكل معالج ذاكرته المخبئية داخله، مما يمنع تنافس المعالجات على ذاكرة الكاش كما هو الحال في معالجات الجيل الخامس [1] [2]. من أهم فوائد تعدد المعالجات:

1. تنفيذ المهام المستقلة بمعالجات متزامنة.
2. تقديم سرعة عالية في التواصل بين المعالجات المتعددة.
3. تقسيم العمل الوحيد الكبير إلى عدة مهام متشابهة تنفذ في وقت واحد [4]

#### - تعدد المهام (Multitasking):

تتألف البرامج من خيوط " مسالك " تنفيذ، وهذه الخيوط هي عبارة عن سلاسل من التعليمات المرتبطة مع بعضها. كانت الحواسيب البدائية لها برامج تتكون من خيط واحد، وكانت أنظمة التشغيل قادرة على تشغيل برنامج واحد فقط في الوقت نفسه، ومن ثم كانت النتيجة تجميد الحاسوب في أثناء تنفيذ أمر ما. طوّر نظام التشغيل بإضافة تقنية تعدد المهام بحيث يمكن للبرنامج الأول أن يعلق مدة وجيزة لتشغيل برنامج آخر، وبالتبديل بسرعة بين هذه البرامج يعطي إمكانية ظهور البرامج بشكل متزامن، وتدعى هذه العملية بالتوازي الافتراضي.

السبب الرئيسي وراء الاتجاه إلى المعالجات متعددة النوى هو تحقيق أداء أعلى دون استهلاك طاقة كهربائية كبيرة، إذ صمّم معالج متعدد نوى يقوم برفع الأداء وتقليل الحرارة الناتجة بمكاملة اثنتين أو أكثر من نوى المعالج في مقبس معالج واحد.

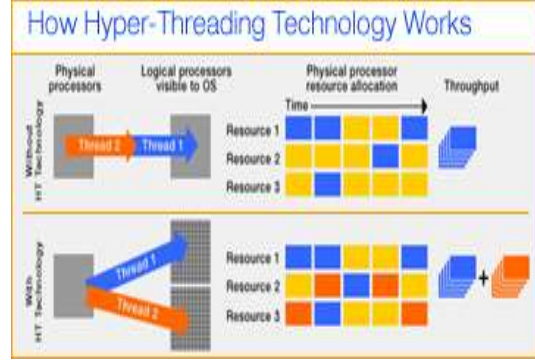
أي معالج متعدد النوى هو عبارة عن مكونات حسابية وحيدة مع اثنتين أو أكثر من وحدات المعالجة المركزية الفعلية التي تدعى (نواة).

كل نواة في المعالجات العادية مكوّنة من الأجزاء الآتية:

- ذاكرة كاش L1.
- ذاكرة كاش L2.
- وحدة حساب ومنطق (ALU).
- ملف مسجلات (Register File).
- متحكم مقاطعة (Interrupt Controller).
- ملائمة النواقل (Buses Interface).

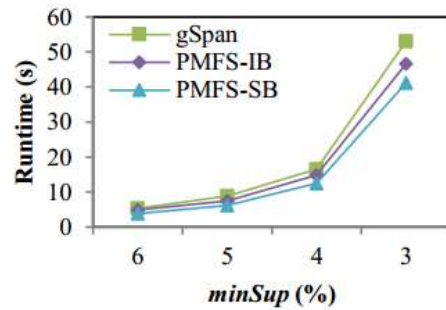
#### تصنيف المعالجات متعددة النوى:

- 1 - المعالج ثنائي النواة (dual-core): يملك نواتان على الشريحة نفسها، مثل:
  - AMD Phenom II X2
  - Intel Core Due
- 2 - المعالج رباعي النوى (quad-core): يملك أربع نوى، مثل:
  - AMD Phenom II
  - Intel Quad-core i3, i5, i7
- 3- المعالج سداسي النوى (hexa-core): ويحتوي على ست نوى، مثل:
  - AMD Phenom II X6
  - Intel Core i7 Extreme Edition 980x



الشكل (6) آلية عمل Hyper-Threading

بالتجريب على معالج Intel Core i7-2600 بسرعة 3.4Ghz وذاكرة 4GB إذ يحوي هذا المعالج 4 أنوية ويدعم تقنية الخيوط الفائقة باستخدام خوارزمية gSpan وخوارزميتا PMFS-IB و PMFS-SB اللتين تعدّان خوارزميات عمل تفرعية، فنلاحظ من الشكل (7) أن كلما كانت نسبة الكبح أقل يأخذ المعالج وقتاً أطول، لكن باستخدام الخوارزميات التفرعية مع التقنية الخيوط الفائقة يقل الوقت بنسبة 20% [8].



الشكل (7) مقارنة أداء الخوارزميات التقليدية والخوارزميات التفرعية باستخدام تقنية الخيوط الفائقة.

#### - تعدّد النوى (Multicores):

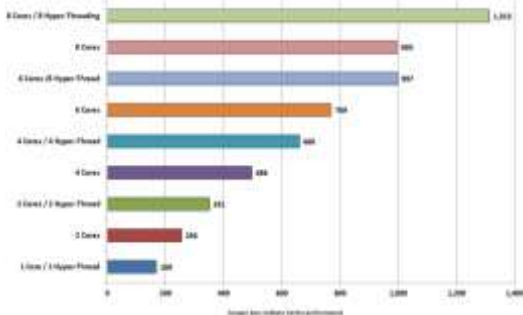
إنّ التقنيات السابقة - تعدّد المهام والخيوط الفائقة جداً HT - ليست معالجات متوازية حقيقية، وإنما تفعل المسالك بنسب معينة، في حين في المعالجات متعددة النوى فإنّ العمليات التي كانت في عداد المستحيل أصبح بالإمكان تنفيذها.

بجدولة الخيوط والعمليات المطلوبة. كما ذكر سابقاً فإنّ المعالجات متعددة النوى تعدّ من معالجات MIMD وتتشارك النوى جميعها على الذاكرة المشتركة نفسها.

#### – الميزات التي تقدمها المعالجات متعددة النوى:

1. تقدم المعالجات متعددة النوى تحسناً كبيراً في الأداء، كما أنّها فتحت مجالاً جديداً في عمليات البحث عن تطوير أداء المعالجات.
2. تصميم ذاكرة كاش للمعالج متعدد النوى يعدّ أفضل من تصميم عدة شرائح منفصلة.
3. يزود المعالج متعدد النوى تحسينات في تنفيذ البرامج والتطبيقات بشكل أكثر فعالية، معطياً المستخدم سرعة في العمل.

نورد فيما يأتي عملية مقارنة أداء المعالج Intel Core i7-5960X باستخدام RAM 32GB و Windows 10 عند استخدام نواة واثنين وأربع وست وثمانى أنوية مع استخدام تقنية الخيوط الفائقة ومن دونها، إذ هذا المعالج مؤلف من 8 أنوية ويدعم تقنية الخيوط الفائقة، والشكل (9) بيّن ذلك. [9].



الشكل (9) مقارنة أداء المعالج Intel Core i7-5960X عند استخدام نواة واثنين وأربع وست وثمانى أنوية مع استخدام تقنية الخيوط الفائقة ومن دونها

– قانون كيل ( Kill's Law for Multicore Processors ) للمعالجات متعددة النوى:

4- المعالج ثماني النوى (octa-core): ويتضمن ثماني نوى ، مثل:

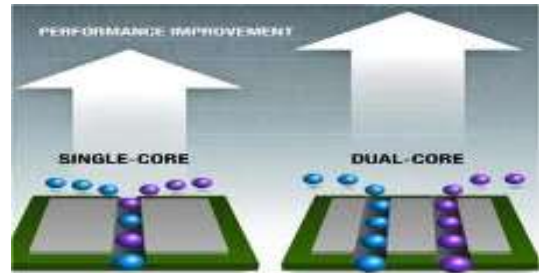
AMD FX-8150

Intel Xeon E7-2820

–المعالجات ثنائية النوى (Dual Core Processors):

تحتوي المعالجات ثنائية النوى على نواتين في المقبس نفسه، إذ أنّ كل نواة لها وحدة التنفيذ الخاصة، فعندما تكون إحدى النواتين مشغولة بتنفيذ تطبيق أو خيط ما، فإنّ النواة الثانية ستكون متاحة للتعامل مع مهام أخرى [1].

فعند المقارنة نجد أنّ المعالج أحادي النواة يتعامل مع مهام متعددة من خلال التبديل من خيط الى آخر بأسلوب تسلسلي، والزمن المنقضي للتبديل بين التطبيقات ينتج عنه تأخير زمني، ومن أجل تحسين أداء المعالج أحادي النواة طبّقت تقنية HT. أمّا المعالج ثنائي النواة فيتصرّف وكأنه عبارة عن معالجين يعملان بطريقة تفرعية، ولكل منهما ممراته الخاصة به المستقلة عن المعالج الآخر بشكل منظم، بيّن الشكل (8) مقارنة بين معالج بنواة وحيدة ومعالج بنواتين.



الشكل (8) مقارنة بين معالج بنواة وحيدة ومعالج بنواتين

– المعالجات رباعية النوى ( Quadruple Core Processors):

يحتوي المعالج رباعي النوى على وحدة حساب ومنطق في كل نواة تتعامل مع ملف المسجلات الخاص بها، توضع هذه النوى الأربعة على شريحة واحدة وتنقذ الخيوط بشكل متواز، ضمن النواة الواحدة، إذ يقوم نظام التشغيل

تقوم إنتل من خلال هذه التقنية المتطورة بتفعيل أجزاء النظام المطلوبة عند الحاجة إليها فقط.

4. Execute Disable Bit: تسمح ببناء جدار واق لحماية نظام التشغيل من البرمجيات الضارة.

5. وضع النوم الأعمق المحسن مع تغير ديناميكي لحجم الكاش: تسمح للذاكرة كاش L2 أن تفرغ جزءاً من الذاكرة ديناميكياً خلال مدد الخمول.

6. الإدارة الحرارية المتقدمة

Intel Advanced Thermal Manage: يتضمن المعالج حساس حرارة رقمياً جديداً في كل نواة توضع قرب النقاط الساخنة للتحكم بالمروحة بشكل أكثر دقة عند درجات الحرارة العالية.

7. التنبؤ بالتفرع المتقدم Advanced Branch Prediction: زودت Intel معالجاتها بتقنية التنبؤ بالتفرع المتقدم الذي يضم خوارزميات متعددة، والمعالج أوتوماتيكياً يختار الخوارزمية الفضلى للاستخدام.

**أهم التقنيات التي قدمتها AMD للتحسين من معالجاتها:**

1. تضمين جميع الوحدات التي تؤدي وظيفة الجسر الشمالي في بنية المعالج.
2. أربع ذاكرات (Buffers) للكتابة عوضاً عن اثنتين.
3. واجهة ثنائية المنفذ للتحكم بطلبات النظام تؤمن ربط النواتين على الشريحة نفسها.
4. متحكم ذاكرة وحيد يعمل مع كلتا النواتين.

في حال النواة الواحدة فإنّ المصممين يسعون إلى زيادة حجم ذاكرة كاش، وتردد الساعة، ودرجة التوازي، وملف المسجلات، وغيرها، إلا أنّ مساحة الشريحة تبقى العائق الكبير في عمليات التطوير للمعالجات الأحادية النواة.

وجد الباحثون أنّ عملية تكامل وتطبيق أية نواة إضافية يزيد الأداء بشكل أفضل من زيادة حجم المصادر ضمن النواة نفسها، ومن ثمّ بإعطاء مساحة شريحة أكبر فإنّ زيادة عدد النوى وإبقاء حجم المصادر صغيراً نسبياً، يؤدي إلى أداء أفضل من زيادة حجم المصادر مع إبقاء عدد النوى ثابتاً.

تقوم قاعدة كيل على دراسة الأداء وتقييمه بالمبادلة بين زيادة عدد النوى مع زيادة حجم النواة، وتنص القاعدة على أنّ المصدر في النواة يجب أن يزداد في المساحة فقط إذا تحسن أداء النواة على الأقل بشكل نسبي بالنسبة إلى زيادة مساحة النواة، إنّ مبدأ قانون كيل هو أنّ أداء تعدد النوى يمكن أن يكون متزايداً دوماً بشكل متناسب بإضافة نوى أكثر، لذلك زيادة حجم النواة يبرر فقط في حال وجود زيادة نسبية في الأداء [4].

**أهم التقنيات التي قدمتها Intel للتحسين من قدرة معالجاتها:**

1. Extended Memory Tech: من أجل توسيعات 64-bit الخاصة ببنية عائلة المعالجات 86x.
2. تقنية Intel Speed Step: هذه التقنية هي إحدى ميزات المعالج ثنائي النوى التي تدعم الجهد والتردد المتعدد لنقاط التشغيل.
3. ميزة سعة الاستطاعة الذكية
- Intel Intelligent Power Capability: هذه التقنية لا تعتمد على إلغاء تفعيل الدارات غير المستخدمة، بل

## المراجع References

## الاستنتاجات:

تم التوصل إلى النتائج الآتية:

- [1] د.م. عمار زقزوق، "نظم المعالجات التفرعية والبنى المتقدمة للحاسوب"، منشورات جامعة البعث، 2014
- [2] Andrews, J. [2009]. Guide to Managing and Maintaining your pc, Edition, Course Technology Cengage Learning, Boston, 243-246.
- [3] Buchanan, W. [2000]. "Computer Busses: Design and Application", Arnold, a member of the Hodder Headline Group, London, 502-503.
- [4] Ghoshal, S. [2011]. "Computer Architecture and Orginzation: From 8085 To Core2Due and Beyond", Dorling Kindersley, India.
- [5] Jadhav, S. S [2009]. "Advanced Computer Architecture and Computing, 2nd Edition, Technical Publications Pune, India.
- [6] Kal, H., and N. Jotwani [2010]. "Advanced Computer Architecture: Parallelism, Scalability, Programmability.", 2nd Edition, Tata McGraw-Hill, New Delhi.
- [7] Ou, A., Asanovic, K. and Stojanovic V. [2015]. "Mixed Precision Vector Processors". Electrical Engineering and Computer Sciences, University of California at Berkeley.
- [8] Huynh, B., Nguyen, D., and Vo, B. [2016]. "Parallel Frequent Subgraph Mining on Multi-core Processor Systems", ICIC Exp. Lett 10.9 (2016): 2105-2113.
- [9] Ung Mah G. "Tested: How many CPU cores you really need for DirectX 12 gaming" [2016]. CIO ASIA.

إيداع البحث	2017/03/05	Received
قبول البحث للنشر	2017/10/16	Accepted for Publ.

1. عملت الشركات المصنعة للمعالجات على زيادة ترددات الساعة، ثم توقفت بسبب القيود الحرارية.
2. تقنيات التوازي كان الحل البديل للتحسين على المستوى المادي.
3. النظم متعددة المعالجات تعطي أفضل أداء إلا أنها محصورة الاستخدام.
4. وجهت الشركات اهتمامها بالمعالجات متعددة النوى بسبب الميزات التي تقدمها إذ كانت حلاً للتحديات التي تواجهها المعالجات الأحادية بالنسبة إلى موضوع استهلاك الطاقة والحرارة المرافقة لزيادة السرعة، كما أنّ تصميم ذاكرة كاش للمعالج متعدد النوى يعدّ أفضل من تصميم عدة شرائح منفصلة.
5. فتحت المعالجات متعددة النوى مجالاً جديداً في عمليات البحث عن تطوير أداء المعالجات.

## التوصيات:

تعدّ تقنية التوازي من أهم التقنيات التي كان لها أثر كبير في تحسين أداء المعالج، ومن ثمّ دراسة هذه التقنية ووضع طرائق لأمثلتها من حيث تخفيض التعقيد التي تضيفه إلى المعالج من حيث زيادة حجم الشريحة وتقنيات الاتصال والترابط، واستهلاك الطاقة الكبير الناتج عن المكونات الأساسية التي تدعم التوازي في المعالج، ومحاولة تخفيض الكلفة لمثل هذه المعالجات يجب أن تكون من أولويات الشركات المصنعة للمعالجات، بهدف الوصول إلى أفضل أداء للمعالج مقابل استهلاك طاقة منخفضة آخذين بالحسبان أن تكون الكلفة مقبولة.

